

# ST91XF 资料翻译

源文件：**UM0216 Reference manual STR91xF ARM9®-based microcontroller family**

B276 小组 友情提供

声明：本译文旨在方便大家的设计，仅供参考，如有不正确的地方欢迎大家批评，指正。

联系方式：[egang@mail.nankai.edu.cn](mailto:egang@mail.nankai.edu.cn)

由于时间关系只翻译了第16部分，以后时间允许的话会尽量给大家提供更多的翻译资料

下面是该源文件的第16部分（**16 Analog-to-Digital Converter (ADC)**）的译文：

## 16 AD转换器

### 16.1 主要特点

- PCLK经过宽度为8位的预分频器为ADC提供时钟源
- 输出数据宽度：10位
- 8 输入通道
- 输入电压范围：0 to 3.6V
- 单通道/扫描模式（一个或8通道连续转换而不需软件干涉）
- 单次或连续转换
- 待机模式，低功耗
- 可以产生中断的模拟看门狗（当转换值高于或低于一个事先由软件设定的门限值时）

### 16.2 绪论

此AD转换器由一个多路输入选择器，将输入信号提供给一个连续的近似转换器。转换结果为10位。

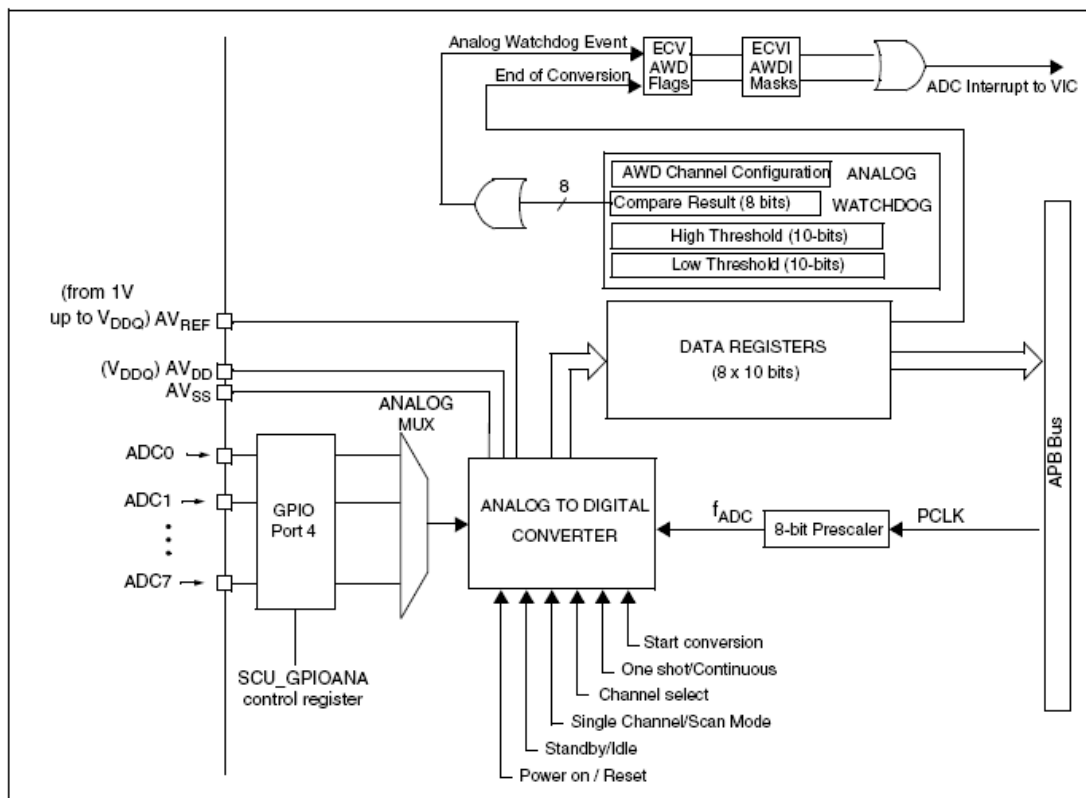


图 99. ADC 结构框图

### 16.2.1 时钟预分频器

转换时间取决于ADC的时钟频率，ADC时钟是由PCLK经过分频得到的，预分频因数存储在ADC\_PRSR寄存器中。

可以通过修改预分频因数来改变转换时间。在STR91x datasheet中指定的转换时间包括信号的采样保持时间，片内的采样保持电路使得片外所需的元件最少，并且允许对信号的快速采样，以使得转换误差最小。

### 16.2.2 中断

ADC可以产生两个可屏蔽的中断请求

- ECV（转换结束）中断请求
- AWD（模拟看门狗）中断请求

对所有先前请求的逻辑或提供给了VIC（中断控制器）

## 16.3 外部引脚

此转换器采用了一个全差分模拟输入结构可以最大限度的减弱噪声，保证转换精度。根据微控制器的封装尺寸，AVREF电压输入引脚，可以被用来提高转换精度，参考电压的输入范围是：1V到VDDQ。参照图15（在源文件的45页）和2.1.2 A/D控制器的单独供电和参考电压，来获得更多的信息。

Figure 15. Power Supply Overview

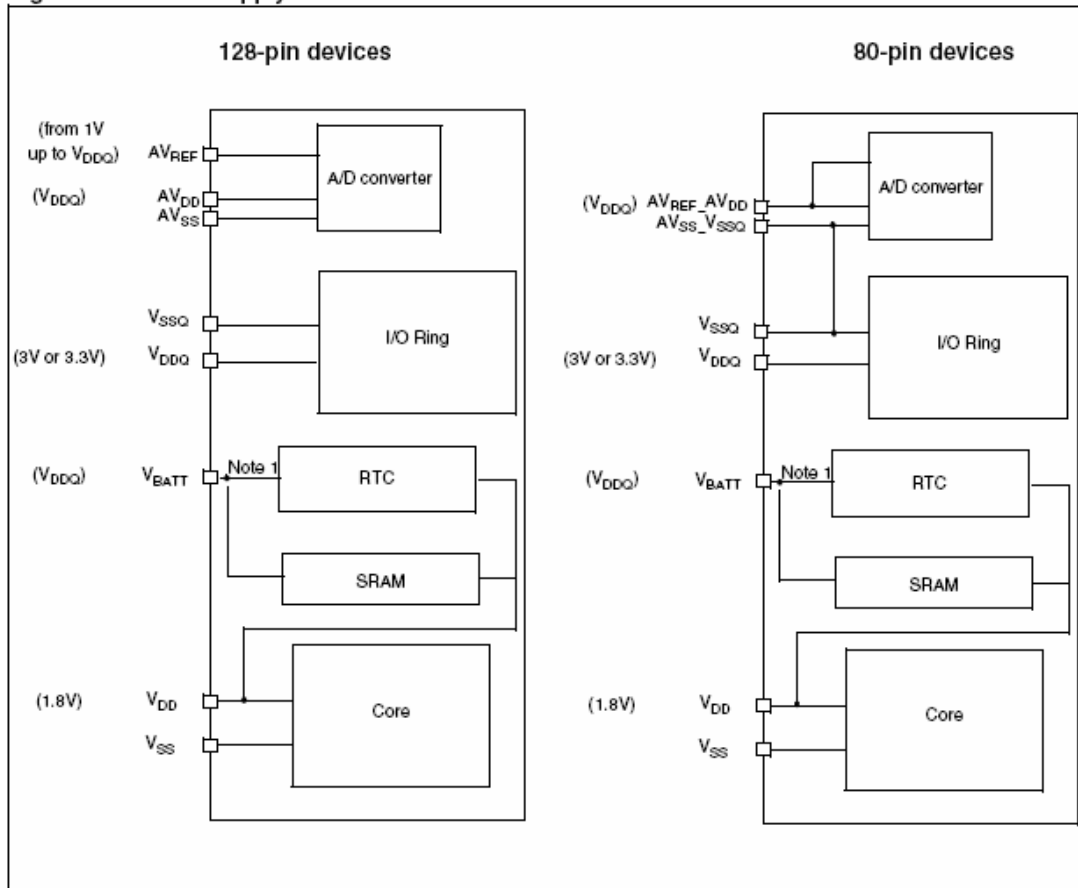


图 15

转换结果取决于模拟信号的参考电压，并且此电压决定了转换值的范围。当然模拟和数字部分必须共地（在片外连接在一起）。有多达8个模拟输入引脚可用。这些引脚被连接在P4口。复位以后，可以将GPIO配置为模拟信号输入模式（参考源文件的81页）。

第81页的相关内容：

**GPIO 模拟模式控制寄存器（SCU\_GPIOANA）**

偏置地址：BCh

复位值：0000 0000h

1514	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							P4.7A	P4.6A	P4.5A	P4.4A	P4.3A	P4.2A	P4.1A	P4.0A
							R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

P4.X 位：0 禁止 AD模式

1 使能 AD模式

## 16.4 功能描述

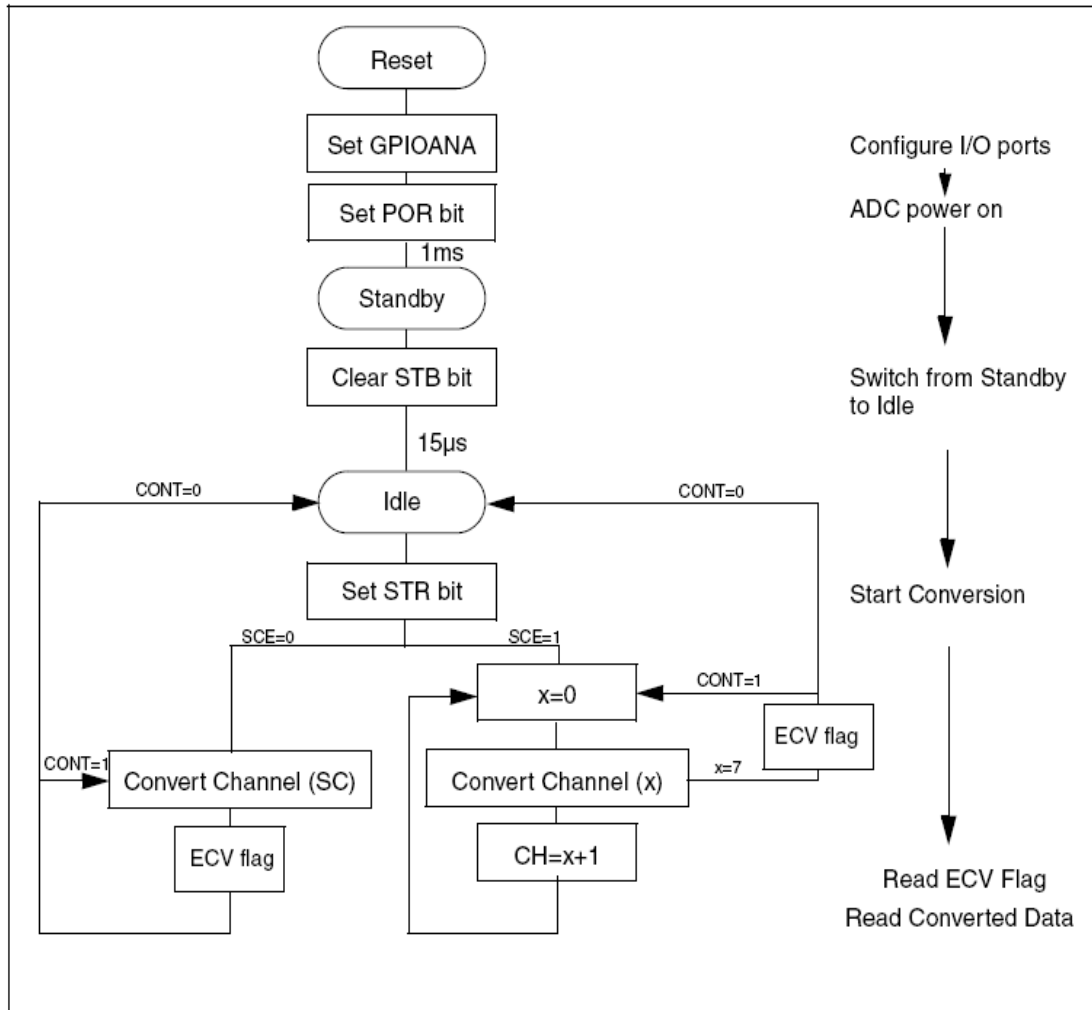


图 100. ADC 操作流程图

### 16.4.1 转换模式

有两个主要的转换模式：单通道模式和扫描模式。可以通过设置ADC\_CR寄存器的SCE位，来选择转换模式。

#### 单通道模式

在单通道模式（SCE=0）通过ADC\_CR的SC[2:0]来选择通道，在转换结束时：

- 转换结果（包括溢出标志位）被存在相应的数据寄存器中。
- ECV标志被置位，如果ECVI位 = 1 则产生ECV中断。
- 如果模拟看门狗被使能，AWD标志被更新（具体的参照16.4.4）如果AWDI位 = 1，则产生中断。

#### 扫描模式

在扫描模式（SCE=1）从0到7，8个通道依次被转换。在每个通道转换结束时：

- 转换结果（包括溢出标志位）被存在相应的数据寄存器中。
- 如果模拟看门狗被使能，AWD标志被更新（具体的参照16.4.4）如果AWDI位 = 1，则产生中断。
- ECV标志被置位，如果ECVI位 = 1 则产生ECV中断。

### 单次/连续转换模式

单通道或扫描模式可以运行在单次/连续转换模式

在单次模式，单通道或扫描模式只运行一次，并且STR位被硬件清零

在连续模式，单通道或扫描模式连续运行，直到STR位被软件清零

### 16.4.2 电源管理

#### 复位模式

在复位模式，ADC被停止，ADC的模拟部分被关掉，数字部分被保持在复位状态。ADC单元处在零功耗模式。这种模式可以被用来：

- 实现ADC的软件复位
- 不用ADC时，可以减少功耗

复位以后，ADC工作在复位模式。通过置位ADC\_CR的POR位和STB位，可以使ADC由复位模式切换到待机模式，ADC被通电并且在1ms后进入待机模式。也可以通过设置POR位并且保持STB位为0，直接进入空闲模式。

#### 待机模式/空闲模式

当不需要AD转换时可以将ADC置于待机模式以便降低功耗，另外当ADC不转换时，它工作在空闲模式。通过置位STB，将ADC从空闲模式切换到待机模式，当下个时钟沿到来的时候ADC进入待机模式。清空ADC\_CR的STB位则由待机模式切换回空闲模式。15  $\mu$  s以后ADC完全上电。如果STB清零同时STR被置位，则首次转换将延迟15  $\mu$  s，如果STB被清零，POR被置位1ms之内，STR被置位，那么首次转换将延迟1ms。

### 16.4.3 开始转换

通过设置ADC\_CR的STR位，来开始一次转换，参考图100

### 16.4.4 模拟看门狗

一个可编程的看门狗可以用来对模拟信号的门限电平进行监测，监视范围的高低电平门限可以由ADC\_HTR 和 ADC\_LTR来设置（参考图 101）。

可以通过设置ADC\_CCR的CCx[1:0]位来单独的配置每个通道的模拟看门狗事件。当所选通道的转换结束时，根据ADC\_HTR 或 ADC\_LTR中的门限电压和CCx[1:0]位，比较结果被保存在ADC\_CCR中，根据ADC\_CR中的AWDI的屏蔽位，如果转换结果越界了，则产生一个AWD中断请求。

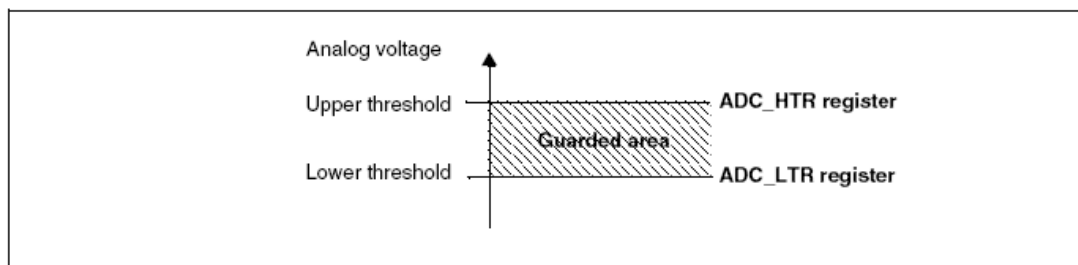


图 101 模拟看门狗监控范围

## 16.5 寄存器描述

在这个部分下面的缩写被使用

read/write (rw)	软件可以读/写这些位
read-only (r)	软件只能读这些位
read/clear (rc_w1)	软件可以读这些位，同时可以通过写1来清空这些位，写0对它们无影响

### 16.5.1 ADC 控制寄存器 (ADC\_CR)

偏置地址 : 00h

复位值 : 0000h

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ECV	AWD	Reserved			ECVI	AWDI	SC[2:0]			SCE	CONT	STB	res.	POR	STR
rw	r	r	r	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

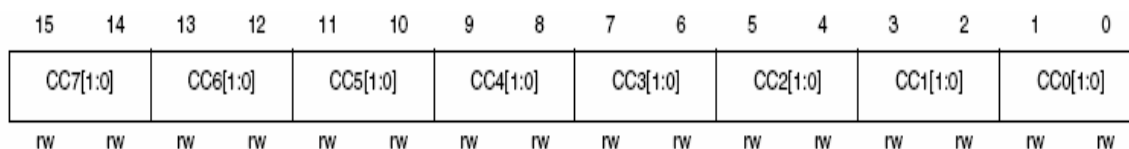
Bits31:16	保留，被硬件强制置零
Bit 15	<b>ECV</b> : 转换结束标志 0: 转换未结束 1: 转换结束 可以通过读ADC_DRx 来获得转换结果。如果ECVI=1 则产生中断请求
Bit 14	<b>AWD</b> : 模拟看门狗标志 0: 没有模拟看门狗事件 1: 模拟看门狗事件发生。可以通过读ADC_CRR寄存器来判定每个通道的转换结果如果AWDI=1 ， 则产生中断请求
Bits 13:12	保留，被硬件强置为0
Bit 11	保留，必须保持结果为复位值零
Bit 10	<b>ECVI</b> : 转换结束中断使能 0: ECV中断禁止 1: ECV中断使能
Bit 9	<b>AWDI</b> : 模拟看门狗中断使能 0: AWD中断禁止 1: AWD中断使能
Bits 8:6	<b>SC[2:0]</b> : 转换通道选择 通道选择申请只有当扫描模式 (SCE=0) 时被禁止 000: 通道0 001: 通道1 ..... 111: 通道7
Bit 5	<b>SCE</b> : 扫描模式使能 此位由软件清零或置位 0: 单通道模式。通道由SC[2:0]选择 1: 扫描模式。所有通道都被转换
Bit 4	<b>CONT</b> : 连续模式使能 此位由软件清零或置位 0: 单次转换模式: 如果SCE=0 被SC[2:0]选定的通道被转换一次，在转换结束

	<p>后，STR位被自动清零，ECV被置位。如果SCE=1 所有通道被转换一次，在转换结束后，STR位被自动清零，ECV被置位。</p> <p>1: 连续转换模式：如果SCE=0 被SC[2:0]选定的通道被连续转换，如果SCE=1 所有通道被连续转换。STR位必须被软件清零，来结束转换。</p>
Bit 3	<p><b>STB:</b> 待机模式使能 此位由软件清零或置位</p> <p>0: 空闲模式。模拟部分保持在通电状态</p> <p>1: 待机模式使能。模拟部分保持在低功耗状态</p> <p><b>注意:</b> 当STB位被清零，首次转换将在3*16个ADC时钟周期后进行</p>
Bit 2	保留，必须被保持在复位值零
Bit 1	<p><b>POR:</b> 通电/复位模式 此位由软件清零或置位</p> <p>0: 复位模式。模拟部分被断开，所有寄存器被复位。除了POR位外，所有寄存器被禁止写入</p> <p>1: 通电模式。ADC的数字部分在运行，模拟部分在空闲或待机模式（根据STB位）</p> <p><b>注意:</b> 当POR被置位，首次转换将被延迟1ms</p>
Bit 0	<p><b>STR:</b> 启动转换 此位由软件清零或置位</p> <p>0: 停止转换，在下一个时钟沿到来时ADC回到空闲模式</p> <p>1: 开始转换，首次转换将在3*16个ADC时钟周期后开始</p>

### 16.5.2 通道配置寄存器 (ADC\_CCR)

偏置地址: 04h

复位值: 0000h

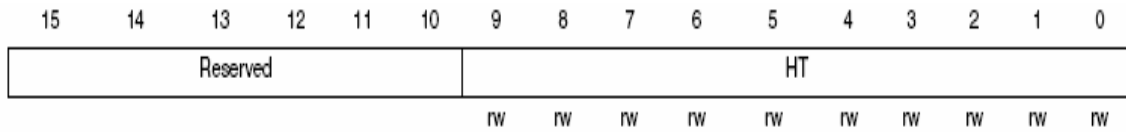


Bits 31:16	保留，被硬件强制置零
Bits 15:0	<p><b>CCx[1:0]:</b>通道x配置位 (X=7:0)</p> <p>这些位被软件写入，来配置相应的ADC输入通道。</p> <p>00: 通道x的A/D转换和模拟看门狗功能被禁止</p> <p>01: A/D转换和模拟看门狗被使能，当通道X的转换结果高于下限时二者被触发 (CDATA&gt;LT)</p> <p>10: A/D转换和模拟看门狗被使能，当通道X的转换结果低于上限时二者被触发 (CDATA&lt;HT)</p> <p>11: 通道X的A/D转换功能被使能，模拟看门狗功能被禁止</p>

### 16.5.3 上限寄存器 (ADC\_HTR)

偏置地址: 08h

复位值: 0000h



Bits 31:10	保留, 必须被保持在复位值0
Bits 9:0	HT[9:0]:模拟看门狗的上限 此位由软件来设置, 来定义模拟看门狗的电压上限值 (见图101)

### 16.5.4 下限寄存器 (ADC\_LTR)

偏置地址 : 0ch

复位值 : 0000h

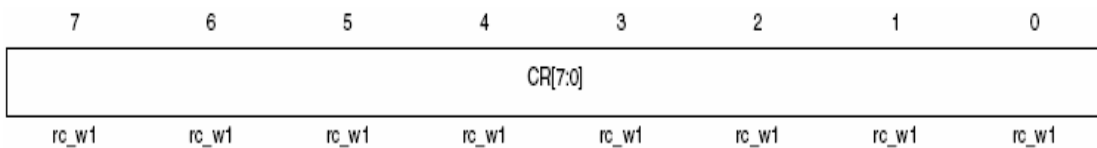


Bits 31:10	保留, 必须被保持在复位值0
Bits 9:0	HT[9:0]:模拟看门狗的下限 此位由软件来设置, 来定义模拟看门狗的电压下限值 (见图101)

### 16.5.5 比较结果寄存器 (ADC\_CRR)

偏置地址: 10h

复位值 : 0000h



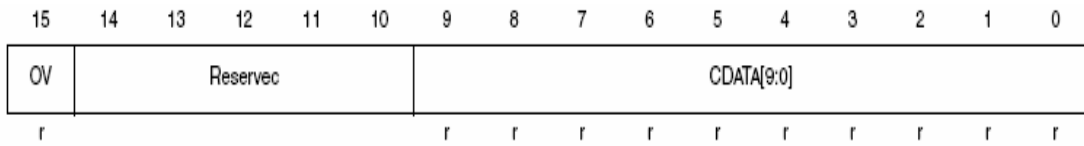
Bits 31:8	保留, 被硬件强制清零
Bits 7:0	<p><b>CR[7:0]:</b> 通道X的比较结果</p> <p>当相应通道的看门狗事件发生时, 这些位被硬件置位。它们可以由软件写入1来清零。写这个寄存器同时也清空了ADC_CCR中的AWD中断标志位 (如果所有的CR位被清零)。当ADC_CCR寄存器中的CCx[1:0]位为"00"或"11" (看门狗被禁止) 时, CRx被强制置0。</p> <p>0: 通道X没有模拟看门狗事件发生,</p> <p>1: 通道X有模拟看门狗事件发生(根据ADC_CCR的配置)</p>

### 16.5.6 ADC 数据寄存器 (ADC\_DRx)

有8个ADC数据寄存器 (x可以为 0到7)

偏置地址: 14h...30h

复位值 : 0000h

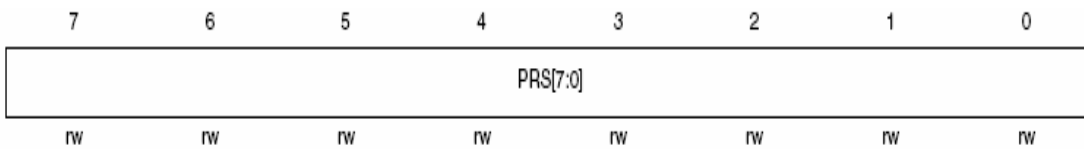


Bits 31:16	保留, 被硬件强制置零
Bit 15	<b>OV</b> : 通道x溢出标志位 每次转换后, 此位被硬件自动更新 0: 此通道转换结果没有溢出 1: 此通道转换结果溢出
Bits 14:10	保留, 被硬件强制置零
Bits 9:0	<b>CDATA[9:0]</b> :通道x的转换结果

### 16.5.7 ADC 预分频寄存器 (ADC\_PRS)

偏置地址 : 34h

复位值 : 00FFh



Bits 31:8	保留, 被硬件强制置零
Bits 7:0	<b>PRS[7:0]</b> :ADC时钟预分频器 由软件对这些位进行写入, 来确定ADC时钟的预分频因子。 00h: fADC = PCLK 01h: fADC = PCLK/1 02h: fADC = PCLK/2 ..... FFh: fADC = PCLK/255

## 16.6 ADC 寄存器地址表

表 48. ADC寄存器地址表

Address offset	Name	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
00h	ADC_CR	ECV	AWD	Reserved			ECVI	AWDI	SC[2:0]			SCE	CONT	STB	res.	POR	STR
04h	ADC_CCR	Channel Configuration Register															
08h	ADC_HTR	Reserved						High Threshold									
0Ch	ADC_LTR	Reserved						Low Threshold									
10h	ADC_CRR	Channel Compare Result Register															
14h	ADC_DR0	OV	Reserved					Channel 0 Converted Data									
18h	ADC_DR1	OV	Reserved					Channel 1 Converted Data									
1Ch	ADC_DR2	OV	Reserved					Channel 2 Converted Data									
20h	ADC_DR3	OV	Reserved					Channel 3 Converted Data									
24h	ADC_DR4	OV	Reserved					Channel 4 Converted Data									
28h	ADC_DR5	OV	Reserved					Channel 5 Converted Data									
2Ch	ADC_DR6	OV	Reserved					Channel 6 Converted Data									
30h	ADC_DR7	OV	Reserved					Channel 7 Converted Data									
34h	ADC_PRS	Reserved								ADC Clock Prescaler							

注：寄存器的基址参照 表4（26页）

表 4. 外设地址表

Peripheral Name	Bus	Peripheral Boundary Addresses		Peripheral Register Map
		Buffered	Non-Buffered	
Vectored Interrupt Controller 0 (VIC0)	AHB	N/A	0x FFFF F23F	<a href="#">Section 4.11 on page 100</a>
			0xFFFF F000	
Vectored Interrupt Controller 1 (VIC1)	AHB	N/A	0x FC00 023F	
			0xFC00 0000	
802.3 MAC/DMA (ENET)	AHB	0x6C00 042F	0x7C00 042F	<a href="#">Section 8.5 on page 203</a>
		0x6C00 0000	0x7C00 0000	
8-Channel DMA Controller (DMAC)	AHB	0x6800 01F3	0x7800 01F3	<a href="#">Section 9.6 on page 231</a>
		0x6800 0000	0x7800 0000	
External Memory Interface (EMI)	AHB	0x6400 00F7	0x7400 00F7	<a href="#">Section 1.11.8 on page 44</a>
		0x6400 0000	0x7400 0000	
Universal Serial Bus (USB)	AHB	0x6000 0867	0x7000 0867	<a href="#">Section 15.6.5 on page 393</a>
		0x6000 0000	0x7000 0000	
I <sup>2</sup> C bus interface 1 (I2C1)	APB1	0x4C00 D01F	0x5C00 D01F	<a href="#">Section 12.7 on page 295</a>
		0x4C00 D000	0x5C00 D000	
I <sup>2</sup> C bus interface 0 (I2C0)	APB1	0x4C00 C01F	0x5C00 C01F	
		0x4C00 C000	0x5C00 C000	
Watchdog Timer (WDG)	APB1	0x4C00 B01B	0x5C00 B01B	<a href="#">Section 6.5 on page 123</a>
		0x4C00 B000	0x5C00 B000	
Analog/Digital converter (ADC)	APB1	0x4C00 A037	0x5C00 A037	<a href="#">Section 16.6 on page 405</a>
		0x4C00 A000	0x5C00 A000	
Controller Area Network (CAN)	APB1	0x4C00 9167	0x5C00 9167	<a href="#">Section 14.6 on page 339</a>
		0x4C00 9000	0x5C00 9000	
Synchronous Serial Peripheral (SSP1)	APB1	0x4C00 8027	0x5C00 8027	<a href="#">Section 10.6 on page 252</a>
		0x4C00 8000	0x5C00 8000	
Synchronous Serial Peripheral (SSP0)	APB1	0x4C00 7027	0x5C00 7027	
		0x4C00 7000	0x5C00 7000	